

## RADIO COMMUNICATION EQUIPMENT

Patent Number: JP11355198  
Publication date: 1999-12-24  
Inventor(s): ADACHI YOSHINORI  
Applicant(s): MITSUBISHI ELECTRIC CORP  
Requested Patent: ☐ JP11355198  
Application Number: JP19980161192 19980609  
Priority Number(s):  
IPC Classification: H04B7/26; H04J3/00  
EC Classification:  
Equivalents:

### Abstract

**PROBLEM TO BE SOLVED:** To provide radio communication equipment capable of reducing production costs and power consumption while utilizing a clock outputted from a real-time clock(RTC) integrated in the radio communication equipment.

**SOLUTION:** At the time of intermittent transmission, a processor 1 writes control data into a register 4. Thus, the operation of a high-speed oscillation circuit 6 is stopped. Then, a switching circuit 5 selects a clock CK2 at a low frequency from an RTC 7 and supplies it to the processor 1, synchronizing circuit 2 and register 4 or the like and the synchronizing circuit 2 stops operating and reduces power consumption.

Data supplied from the esp@cenet database - 12

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-355198

(43)公開日 平成11年(1999)12月24日

(51)Int.Cl.<sup>6</sup>

識別記号

F I

H 0 4 B 7/26

H 0 4 B 7/26

N

H 0 4 J 3/00

H 0 4 J 3/00

H

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21)出願番号 特願平10-161192

(22)出願日 平成10年(1998)6月9日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 安達 義徳

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

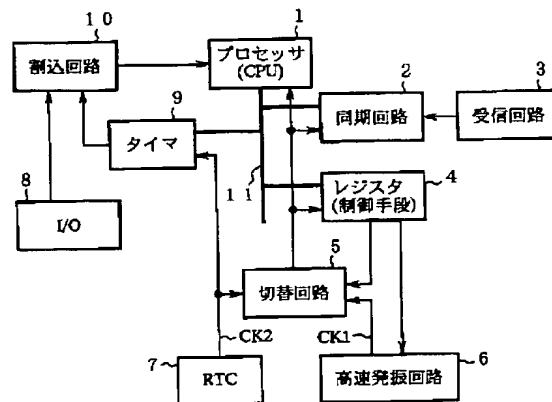
(74)代理人 弁理士 田澤 博昭 (外1名)

(54)【発明の名称】 無線通信装置

(57)【要約】

【課題】 プロセッサのスリープ時でも、高速発振回路、低速発振回路、タイマ、同期回路等は動作しており消費電力を低減することは困難であった。

【解決手段】 間欠受信時にプロセッサ1がレジスタ4へ制御データを書込み、これにより、高速発振回路6の動作は停止し、切替回路5はRTC7からの低周波数のクロックCK2を選択し、プロセッサ1、同期回路2、レジスタ4等へ供給し、同期回路2はその動作を停止して消費電力を低減した無線通信装置。



7:リアルタイムクロック  
CK1:クロック(第1のクロック)  
CK2:クロック(第2のクロック)

## 【特許請求の範囲】

【請求項1】 全体の動作を管理し制御するプロセッサと、通話時及び制御信号の受信時に使用される周波数の第1のクロックを発振し出力する高速発振回路と、前記第1のクロックの周波数より低い周波数の第2のクロックを発振し出力するリアルタイムクロックと、前記第1のクロックと前記第2のクロックのいずれかを選択し、選択したクロックを前記プロセッサへ出力する切替回路と、前記プロセッサから送信される制御データに基づいて、前記高速発振回路の動作および切替回路の動作を制御する制御手段と、所定の値を持つ間欠時間が前記プロセッサにより設定され、設定された時間になると割り込み要求を出力するタイマと、前記タイマおよび前記タイマ以外の回路から出力された割り込み要求を受信し、受信した割り込み要求を前記プロセッサへ送信する割込回路とを備え、前記プロセッサは、前記間欠時間中に前記レジスタへ制御データを書き込むことにより、前記第2のクロックが出力されるように前記切替回路を制御し、かつ前記高速発振回路の動作が停止状態となるように前記高速発振回路を制御し、これにより、前記間欠時に、前記高速発振回路の動作が停止され、かつ前記切替回路は前記第2のクロックを出力して、前記プロセッサ、受信回路で受信した電波の同期を取るための同期回路、前記レジスタを前記第2のクロックで動作させることを特徴とする待ち受け時に基地局からのページングを間欠受信する無線通信装置。

【請求項2】 プロセッサは、割込回路が受信した割り込み要求が、タイマから出力された割り込み要求である場合、レジスタへ制御データを書き込むことで、高速発振回路を動作させ、さらに切替回路が前記高速発振回路から出力された第1のクロックへ切り替えかつ出力するように制御し、前記プロセッサ、同期回路、レジスタは前記第1のクロックで動作することを特徴とする請求項1記載の無線通信装置。

【請求項3】 制御手段はレジスタで構成され、前記レジスタ内の対応するビットの値に基づいて切替回路、高速発振回路の動作が制御されることを特徴とする請求項1または請求項2記載の無線通信装置。

【請求項4】 制御手段はショットパルスを入力し動作するスイッチで構成され、プロセッサは前記ショットパルスを前記スイッチへ送信して、切替回路および高速発振回路の動作を制御することを特徴とする請求項1または請求項2記載の無線通信装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、TDM方式の通信システムにおける携帯端末等の無線通信装置に関するものである。

## 【0002】

【従来の技術】図4は、特開平8-172389号公報

に示された従来の無線通信装置を示す構成図であり、図において、100は中央処理装置（CPU：Central Processing Unit、以下では、プロセッサという）、105は高速の周波数のクロックCK10を発振し出力する高速発振回路、106は低速の周波数のクロックCK20を発振し出力する低速発振回路、104は高速発振回路105および低速発振回路106から出力されたクロックCK10、CK20を切り替え、例えば、プロセッサ100へ選択されたクロックを、クロックCK30として出力する切替回路である。107および108はデータを格納するレジスタ、109はタイマ、111は使用者が操作を行うテンキー、110はテンキー111から送信されたコマンドを入力するキースキャンである。112は入出力回路（I/O）、113はプロセッサ100、レジスタ107、108、タイマ109、キースキャン110等が接続されたデータの送受信を行うデータバスである。

【0003】次に動作について説明する。図4に示した従来の無線通信装置では、プロセッサ100は、通話時と待ち受けの論理制御信号の受信時においては、高速発振回路105から出力されるクロックCK10に基づいて動作し、待ち受け時の論理制御信号の受信後、次の論理制御信号を受信するまでは、低速発振回路106から出力されるクロックCK20に基づいて動作しており、これにより受信状態における無線通信装置の消費電力を低減するように構成されている。

## 【0004】

【発明が解決しようとする課題】このように、従来の無線通信装置は以上のように構成されているので、TDM A信号を待ち受けている間、プロセッサ100は間欠時（スリープモード）になっているが、タイマ109、高速発振回路105、低速発振回路106等の回路は動作しているため大幅に消費電力を低減することは困難であるという課題があった。

【0005】また、図4に示した従来の無線通信装置を開示している特開平8-172389号公報では、フレーム同期に関する記述が無いが、タイマの設定値より低速クロックで動作中も同期回路により同期していることが予想され、これにより低速発振回路106から出力される低速のクロックCK20は、高速発振回路105から出力される高速のクロックCK10の2の階乗の分周比か、もしくは同期のクロックは全く別のクロックが使用されていると考えられる。

【0006】さらに、従来の無線通信装置は、タイマ機能を備えたリアルタイムクロック（RTC）や高速の周波数発振器である高速発振回路105に加え、低速の周波数発振器である低速発振回路106をも備えているため、その分コストが高くなってしまいう課題もあった。

【0007】この発明は上記のような課題を解決するた

めになされたもので、無線通信装置に組み込まれている RTC から出力されるクロックを利用し、製造コストを低減でき、かつ消費電力を低減可能な無線通信装置を得ることを目的とする。

【 0008 】

【課題を解決するための手段】この発明に係る無線通信装置は、待ち受け時に基地局からのページング（指定呼出）を間欠受信する無線通信装置であり、全体の動作を管理し制御するプロセッサと、通話時及び制御信号の受信時に使用される周波数の第 1 のクロックを発振し出力する高速発振回路と、前記第 1 のクロックの周波数より低い周波数の第 2 のクロックを発振し出力するリアルタイムクロックと、前記第 1 のクロックと前記第 2 のクロックのいずれかを選択し、選択したクロックを前記プロセッサへ出力する切替回路と、前記プロセッサから送信される制御データに基づいて、前記高速発振回路の動作および切替回路の動作を制御する制御手段と、所定の値を持つ間欠時間が前記プロセッサにより設定され、設定された時間になると割り込み要求を出力するタイマと、前記タイマおよび前記タイマ以外の回路から出力された割り込み要求を受信し、受信した割り込み要求を前記プロセッサへ送信する割込回路とを備えている。前記プロセッサは、前記間欠時間中に前記レジスタへ制御データを書き込むことにより、前記第 2 のクロックが出力されるように前記切替回路を制御し、かつ前記高速発振回路の動作が停止状態となるように前記高速発振回路を制御する。これにより、前記間欠時に、前記高速発振回路の動作が停止され、かつ前記切替回路は前記第 2 のクロックを出力して、前記プロセッサ、受信回路で受信した電波の同期を取るための同期回路、前記レジスタを前記第 2 のクロックで動作させることを特徴とする待ち受け時に基地局からのページングを間欠受信するものである。このように、無線通信装置の時計機能として使用されているリアルタイムクロック（RTC）から出力で発振され出力されたクロック（一般に、32.768kHz またはその 2 の階乗の分周クロック）に基づいて、間欠受信中は、前記プロセッサ、前記同期回路等が動作する為、消費電力を低減でき、また、従来の無線通信装置のように低速発振回路を必要としないものである。

【 0009 】この発明に係る無線通信装置は、割込回路が受信した割り込み要求が、タイマから出力された割り込み要求である場合、プロセッサはレジスタへ制御データを書き込むことで、高速発振回路を動作させ、さらに切替回路が前記高速発振回路から出力された第 1 のクロックへ切り替え、かつ出力するように制御する。そして、前記プロセッサ、同期回路、レジスタは前記第 1 のクロックに基づいて動作するものである。

【 0010 】この発明に係る無線通信装置は、制御手段はレジスタで構成され、前記レジスタ内の所定のビットの値により切替回路、高速発振回路の動作が制御される

ものである。

【 0011 】この発明に係る無線通信装置は、制御手段はショットパルスを入力し動作するスイッチで構成され、前記プロセッサは前記ショットパルスを前記スイッチへ送信して、切替回路および高速発振回路の動作を制御するものである。

【 0012 】

【発明の実施の形態】以下、この発明の実施の一形態を説明する。

実施の形態 1. 図 1 は、この発明の実施の形態 1 による無線通信装置を示すブロック図であり、図において、1 は中央処理装置（CPU、以下、プロセッサという）、2 はフレーム同期回路（以下、同期回路という）、3 は受信回路、4 はレジスタ（制御手段）、5 は切替回路、6 は高速のクロック CK を発振し出力する高速発振回路、7 は無線通信装置の時計機能として使用されているタイマ機能を持つリアルタイムクロック（RTC）、8 は入出力回路（I/O）、9 はタイマ、10 は割込回路、そして 11 はアドレス、データ、制御データを送受信するためのバス群であり、例えば、アドレスバス、データバス、制御バス等を含んでいる。この無線装置は、TDMA 方式の通信システムにおいて、携帯端末等の装置である。

【 0013 】次に動作について説明する。図 1 に示す実施の形態 1 の無線通信装置は、受信回路 3 を介して、待ち受け時に基地局からのページング（指定呼出）を間欠受信する。高速発振回路 6 は、例えば、周波数が 19.44MHz の高速のクロック CK 1（第 1 のクロック）を発振し、切替回路 5 へ出力する。また、プロセッサ 1 によりレジスタ 4 内に書き込まれ格納された制御データに基づいて、高速発振回路 6 の発振のオン/オフ動作が制御される。例えば、プロセッサ 1 はレジスタ 4 へ制御データを送信し書き込む。そして、レジスタ 4 内の高速発振回路 6 に対応するビットの値に基づいて、高速発振回路 6 の動作は制御される。

【 0014 】尚、この実施の形態 1 では、制御手段としてレジスタ 4 を用いたが、この発明はこれに限定されず、例えば、スイッチ（図示せず）等でも良く、プロセッサ 1 から出力された制御信号としてのショットパルスに基づいて、高速発振回路 6 に対応するスイッチからが高速発振回路 6 の動作を制御する構成にしても良い。

【 0015 】リアルタイムクロック 7 は、高速発振回路 6 から出力された 2 の階乗の分周比を持たない低い周波数、例えば、周波数が 32.768kHz の低速のクロック CK 2（第 2 のクロック）を生成し、切替回路 5 およびタイマ 9 へ出力する。

【 0016 】切替回路 5 は、プロセッサ 1 によりレジスタ 4 内に書き込まれ格納された制御データに基づいて、高速発振回路 6 から出力されたクロック CK 1 か、あるいはリアルタイムクロック 7 から出力されたクロック C

K2のいずれかを選択し、プロセッサ1、同期回路2、及びレジスタ4へ選択されたクロックを供給する。

【0017】同期回路2は、受信回路3により受信されたデータを用いて、フレーム同期を獲得する回路であり、高速発振回路6から出力されるクロックCK1を入力し、このクロックCK1で動作するときのみフレーム同期を維持できる。また、同期回路2が、リアルタイムクロック7から出力されたより低い周波数のクロックCK2を切替回路5を経由して入力し使用する場合は、スタンバイ状態に設定される、即ち、同期回路2の動作は停止する。

【0018】タイマ9は、常時、リアルタイムクロック7から出力されたクロックCK2に基づいて動作し、ページングチャネル受信後の間欠時（スリープモード）に、リアルタイムクロックから出力されたクロックCK2を供給する時間を、プロセッサ1により設定される。さらに、タイマ9は、タイムアウトすると割込回路10へ割り込み制御信号を出力し、割込回路10を割り込み状態に設定する。

【0019】割込回路10がタイマ9から出力された割り込み制御信号を入力した時、また、使用者がキー（図示せず）を操作し、I/O8を経由して入力されたキー割り込み等の割り込み要求を割込回路10が受信した時に、プロセッサ1へ割り込み要求の発生を通知する、即ち、割込回路10からプロセッサ1へ割り込み要求が出力される。

【0020】図2は、図1に示す実施の形態1の無線通信装置の動作を示すフローチャートである。この実施の形態1の無線通信装置において、間欠受信中は、ページングチャネル受信完了時に（ステップST1）、リアルタイムクロック7から出力されたクロックCK2で動作する時間を、プロセッサ1がタイマ9へバス群11を経由して設定する（ステップST2）。

【0021】図3は、図1に示す実施の形態1の無線通信装置の動作を示すタイミングチャートである。図3に示すように、プロセッサ1がタイマ9へ設定した時間（タイマ値）をTとすると、 $T = (\text{ページングチャネルの時間間隔 } T1) - (\text{高速発振回路の安定時間 } T2) - (\text{フレーム同期の獲得時間 } T3)$ の関係が成立する。

【0022】プロセッサ1によりタイマ値がタイマ9へ設定された後、プロセッサ1は、制御データをレジスタ4へ書き込む。これにより、切替回路5は、レジスタ4内に格納された制御データに基づいて、高速発振回路6から出力されるクロックCK1をリアルタイムクロック7から出力されるクロックCK2へ切り替え、クロックCK2をプロセッサ1、同期回路2、レジスタ4等へ出力する（ステップST3）。このように、プロセッサ1、同期回路2、レジスタ4等はクロックCK2に基づいて動作する。さらに、レジスタ4内に書き込まれた制御データに基づいて、高速発振回路6の動作が停止され

る（ステップST4）。

【0023】プロセッサ1は、割込回路10から出力された割り込み要求を入力した場合、その割り込み要求がどの回路から出力された割り込み要求であるかを判定する（ステップST5）。そして、その割り込み要求がタイマ9以外の回路から出力された割り込み要求であるならば、現在のクロックCK1に基づいて処理を行い、次の割り込み要求の到着を待つ（ステップST10）。

【0024】受信した割り込み要求が、タイマ9から出力された割り込み要求である場合、プロセッサ1は、レジスタ4内へ制御データを書き込む。切替回路5は、レジスタ4内に書き込まれた制御データに基づいて、リアルタイムクロック7から出力されたクロックCK2を、高速発振回路6から出力されているクロックCK1へ切り替える（ステップST6）。そして、切り替えられたクロックCK1を、プロセッサ1、同期回路2、レジスタ4等へ供給する（ステップST7）。

【0025】その後、同期回路2がフレーム同期を獲得し（ステップST8）、無線通信装置は、受信回路3を介してページングチャネルを受信する（ステップST9）。

【0026】以上のように、この実施の形態1によれば、間欠受信中はフレーム同期を維持しなくてもよいので、高速発振回路6から出力されるクロックCK1の周波数の2の階乗の分周比を有しない、つまり、リアルタイムクロック7から出力したクロックCK2を用いてプロセッサ1、同期回路2等の動作を制御し、これにより、従来の無線通信装置のように低速発振回路を別途組み込む必要がないので簡単な構成の無線通信装置を得ることができ、製造コストを低減することができる。また、間欠受信中は、プロセッサ1、同期回路2へクロックCK2を出力し、これにより同期回路2、高速発振回路6等の動作を停止させることができるので、消費電力をさらに低減できる。

【0027】

【発明の効果】以上のように、この発明によれば、切替回路が、間欠受信中に、高速発振回路から出力されるクロックをリアルタイムクロックから出力されるクロックへ切り替え、プロセッサ、同期回路等へ切り替えたクロックを供給し、プロセッサ、同期回路等はこのクロックに基づいて動作するように構成したので、簡単な構成で無線通信装置を得ることができ、またその製造コストを低減できる効果がある。また、間欠受信中は、リアルタイムクロックで発振したクロックに基づいて同期回路を動作させ、これにより同期回路等の動作を間欠受信中は停止させることができるので、さらに消費電力を低減できる効果がある。

【図面の簡単な説明】

【図1】 この発明の実施の形態1による無線通信装置を示すブロック図である。

【図2】 図1に示す実施の形態1の無線通信装置の動作を示すフローチャートである。

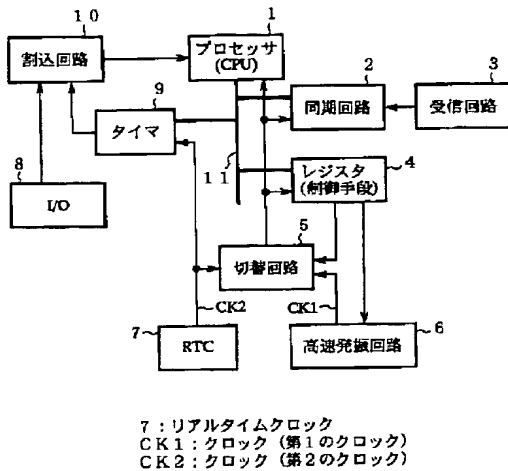
【図3】 図1に示す実施の形態1の無線通信装置の動作を示すタイミングチャートである。

【図4】 従来の無線通信装置を示すブロック図である。

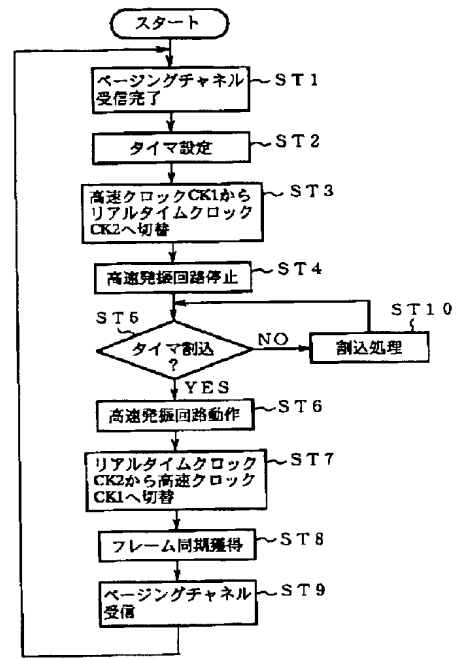
【符号の説明】

1 プロセッサ、2 同期回路、4 レジスタ（制御手段）、5 切替回路、6 高速発振回路、7 リアルタイムタイムクロック、9 タイマ、10 割込回路、CK1 クロック（第1のクロック）、CK2 クロック（第2のクロック）。

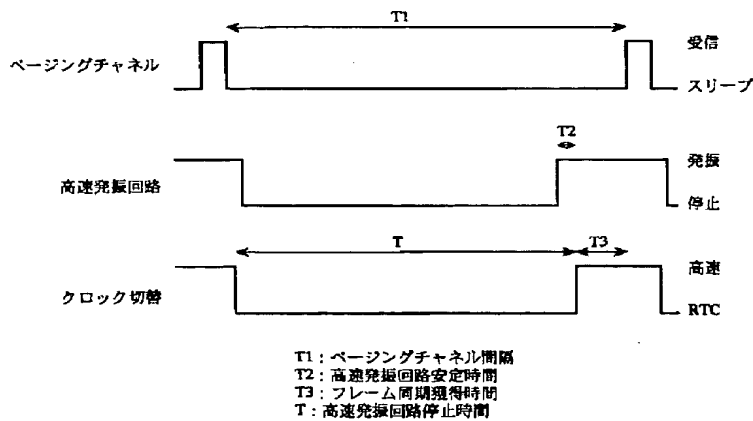
【図1】



【図2】



【図3】



【图4】

